

Tahap Ouput dan Penguat Daya

Isu penting untuk penguat daya selain penguatan (daya), resistansi input dan resistansi output

distorsi amplituda (harmonik dan intermodulasi)

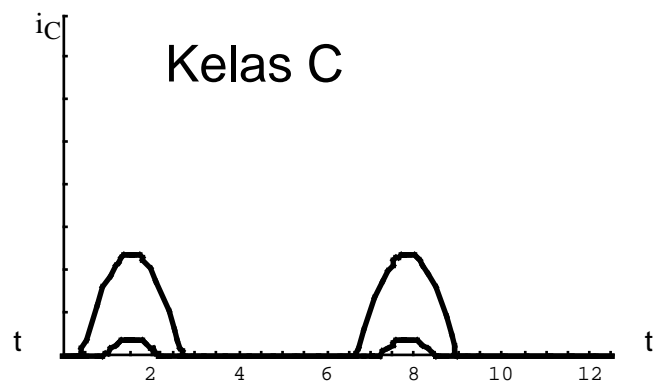
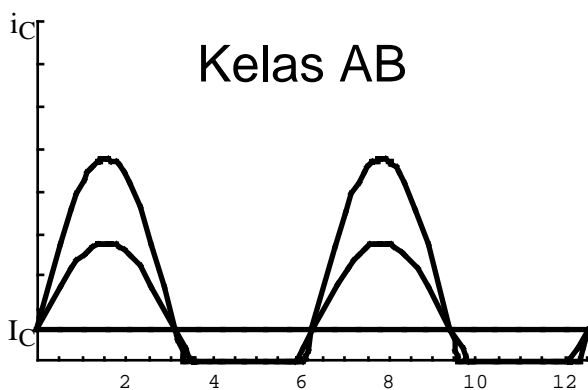
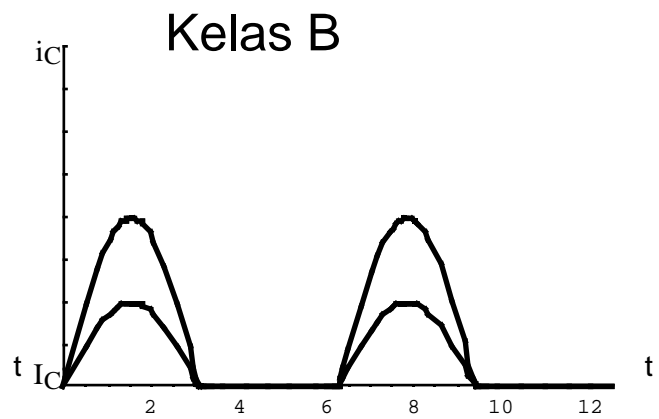
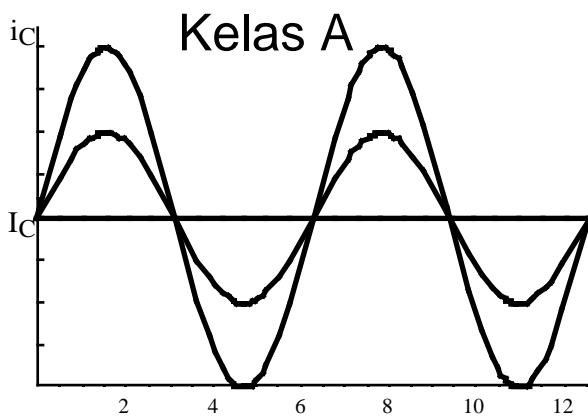
efisiensi

resistansi termal

distorsi fasa

Analisis: sinyal besar dan nonlinear

Klasifikasi tahap output (berdasarkan arus bias kol



Tahap Ouput Kelas A

$$I_{E1} = I + I_L$$

kondisi yang harus digunakan

$$I > I_{Lmax}$$

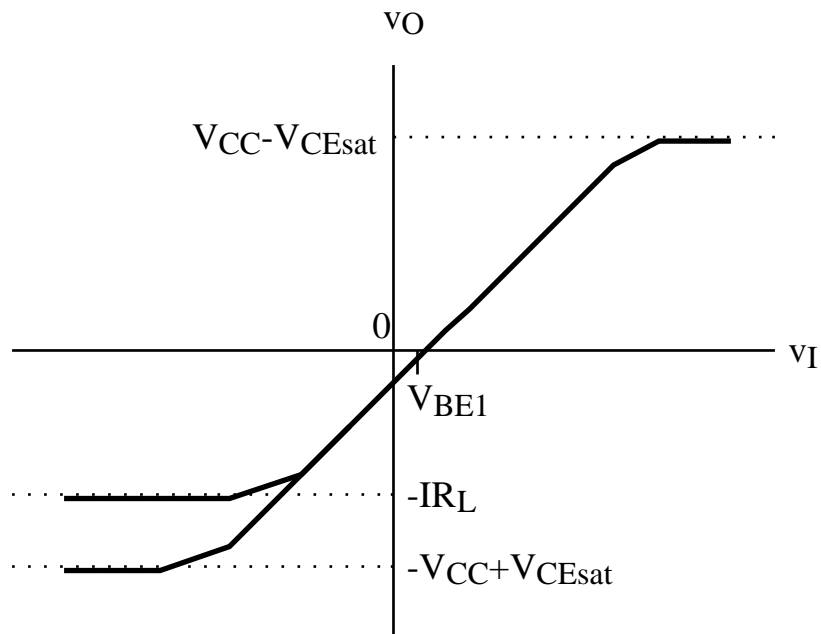
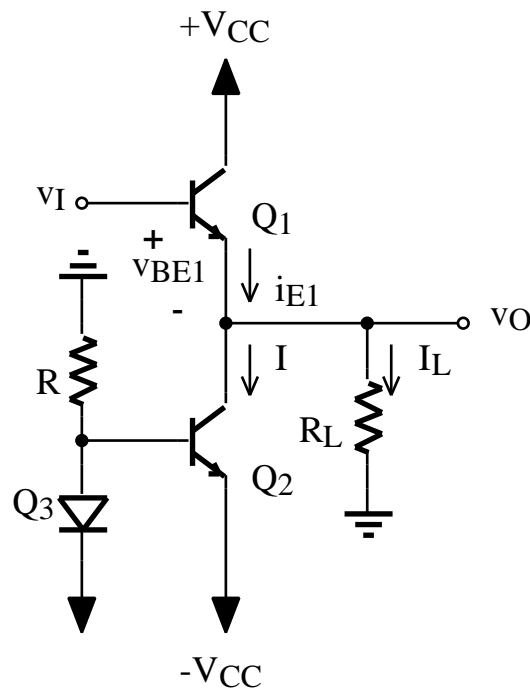
$$v_O = v_I - v_{BE1}$$

tegangan output maksimum

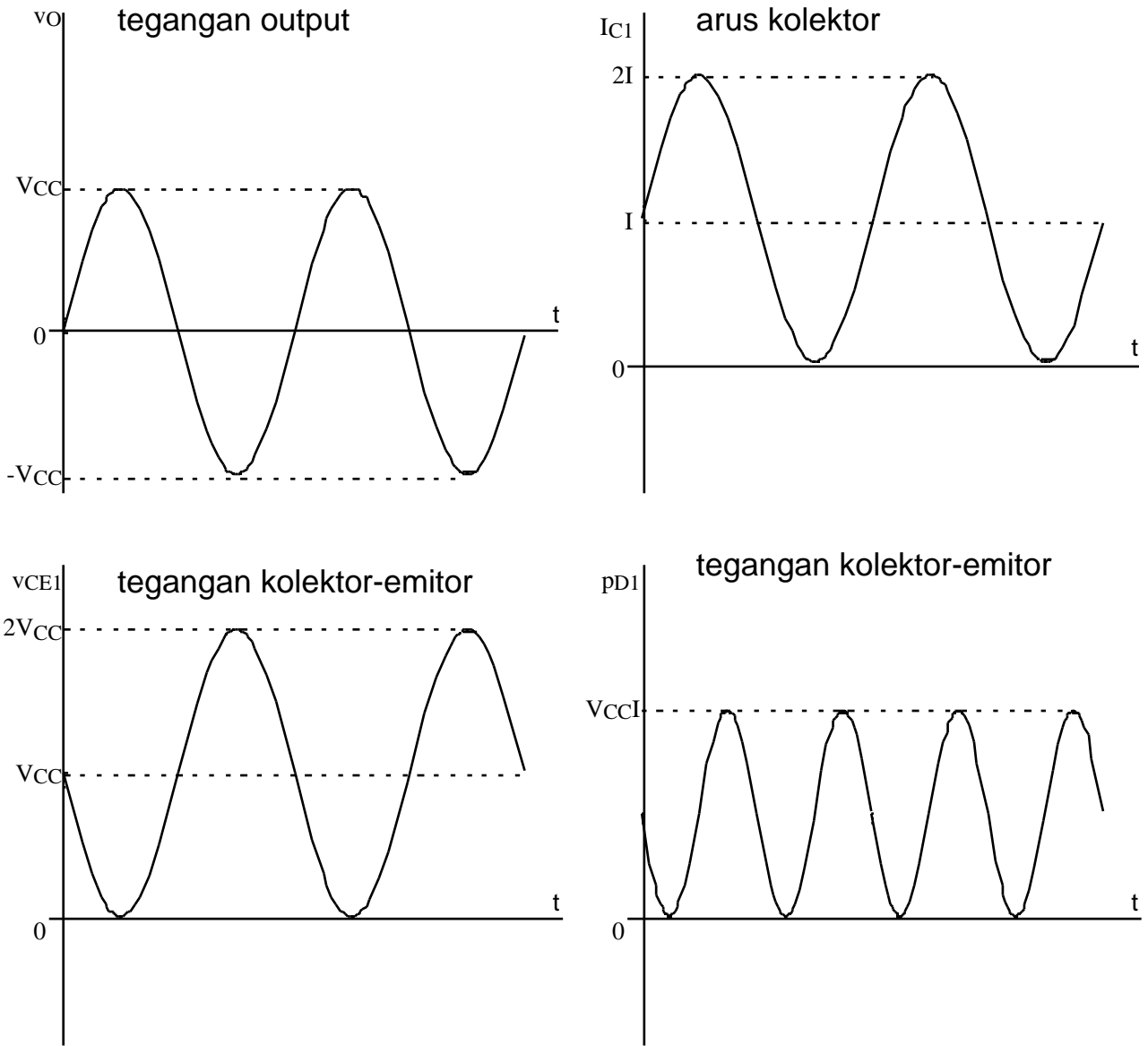
$$v_{Omax} = V_{CC} - V_{CE1sat}$$

tegangan output minimum bergantung nilai I dan R_L

$$v_{Omin} = -IR_L \quad \text{atau} \quad v_{Omin} = -V_{CC} + V_{CE2sat}$$



Bentuk Sinyal Tahap output Kelas A



$$p_{D1} = v_{CE1} i_{C1}$$

daya disipasi sinusoid dengan frekuensi 2 kali frekuensi sinyal input akibat perkalian dua sinyal (tegangan dan arus) sinusoidal

Efisiensi Tahap Output Kelas A

$$\eta = \frac{\text{dayabeban } (P_L)}{\text{dayacatu } (P_S)}$$

Daya pada beban $P_L = \frac{1}{2} \frac{V_O^2}{R_L}$

Daya catu $P_S = 2V_{CC}I$

sehingga
$$\eta = \frac{\frac{1}{2} \frac{V_O^2}{R_L}}{2V_{CC}I} = \frac{1}{4} \frac{V_O}{IR_L} \frac{V_O}{V_{CC}}$$

Dari rangkaian terlihat $V_O = V_{CC}$ dan $V_O = IR_L$
sehingga efisiensi maksimum diperoleh sebesar 25% pada keadaan

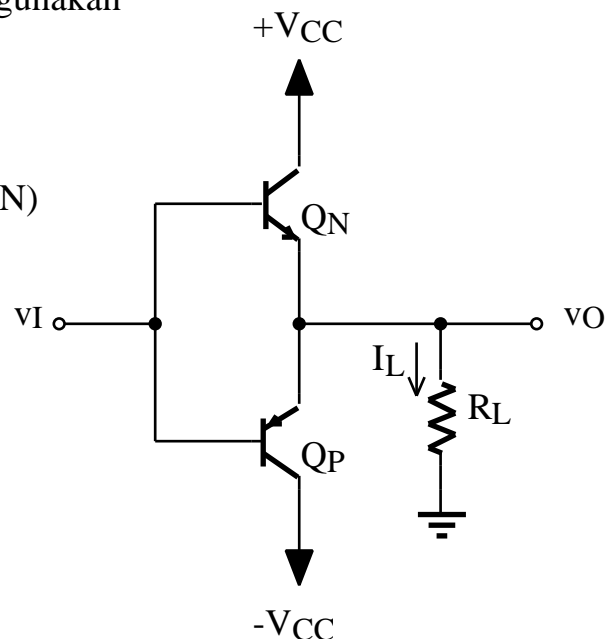
$$V_O = V_{CC} = IR_L$$

Tahap Output Kelas B

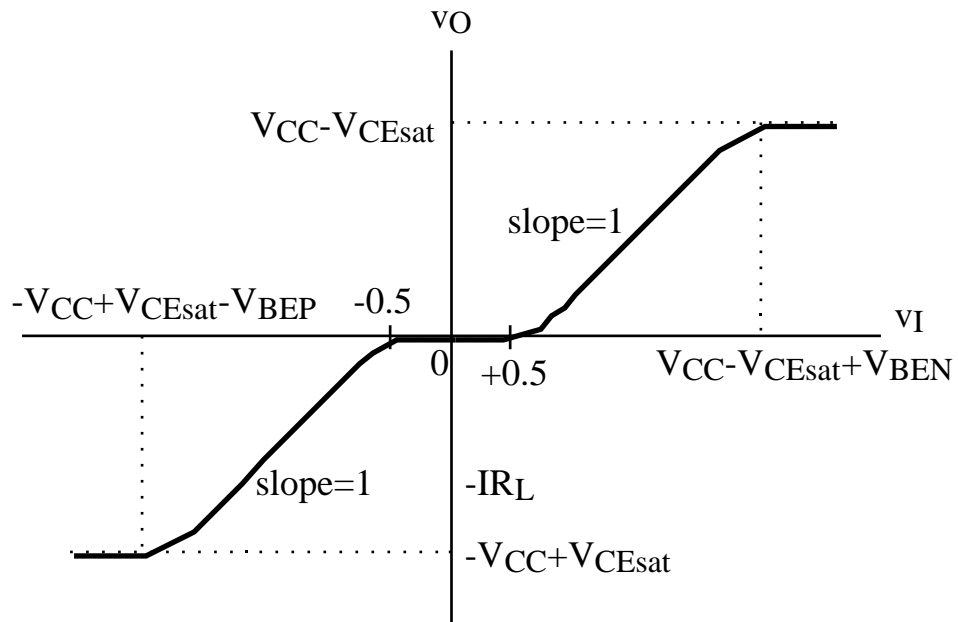
Tahap output kelas B umumnya digunakan
sebagai penguat pushpull sbb.:
secara bergantian

arus positif diberikan oleh Q_N (NPN)

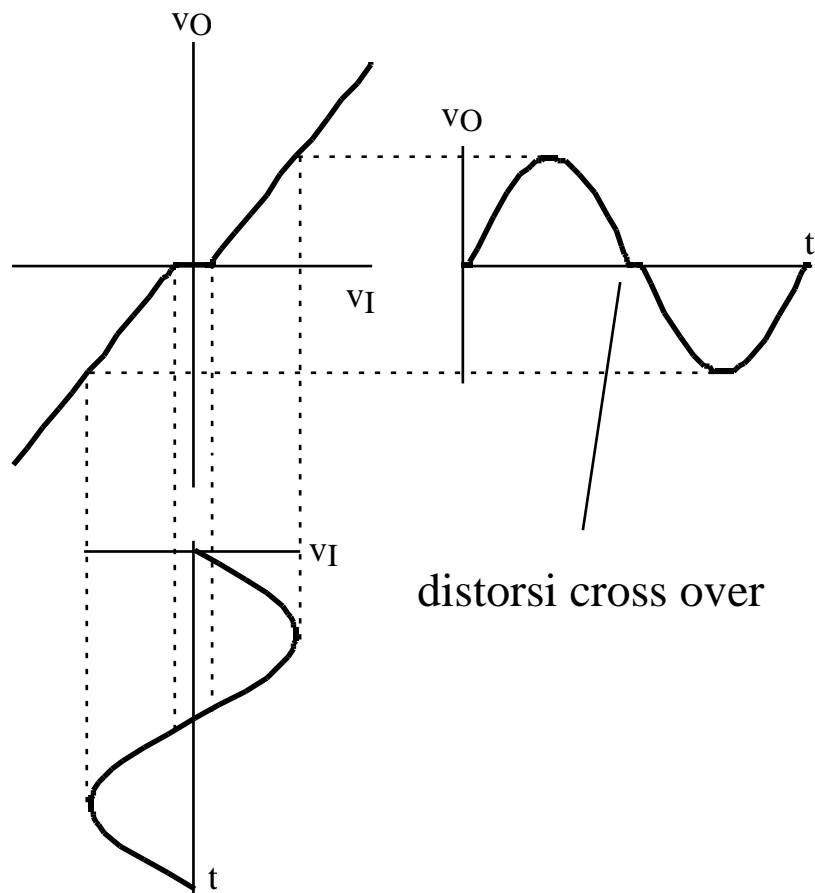
arus negatif ditarik oleh Q_P (PNP)



Karakteristik Transfer Tahap Output Kelas B



Bentuk sinyal mengalami distorsi *cross over* akibat tegangan cutin



Efisiensi Tahap Output Kelas B

Daya pada beban $P_L = \frac{1}{2} \frac{V_O^2}{R_L}$

Daya catu $P_{S+} = P_{S-} = \frac{1}{\pi} \frac{V_O}{R_L} V_{CC}$

Efisiensi $\eta = \frac{\pi}{4} \frac{V_O}{V_{CC}}$

Dari rangkaian terlihat juga $V_O < V_{CC}$ batas reall: $V_{O_{\max}} = V_{CC} - V_{CEsat}$

sehingga efisiensi maksimum diperoleh $\pi/4$ atau 78.5%

Pada tahap output kelas B saat tegangan input nol daya disipasi juga nol.

Daya disipasi rata-rata pada tahap output kelas B

$$P_D = P_S - P_L$$

$$P_D = \frac{2}{\pi} \frac{V_O}{R_L} V_{CC} - \frac{1}{2} \frac{V_O^2}{R_L}$$

Daya disipasi maksimum diperoleh pada saat tegangan output:

$$V_O|_{P_{D_{\max}}} = \frac{2}{\pi} V_{CC}$$

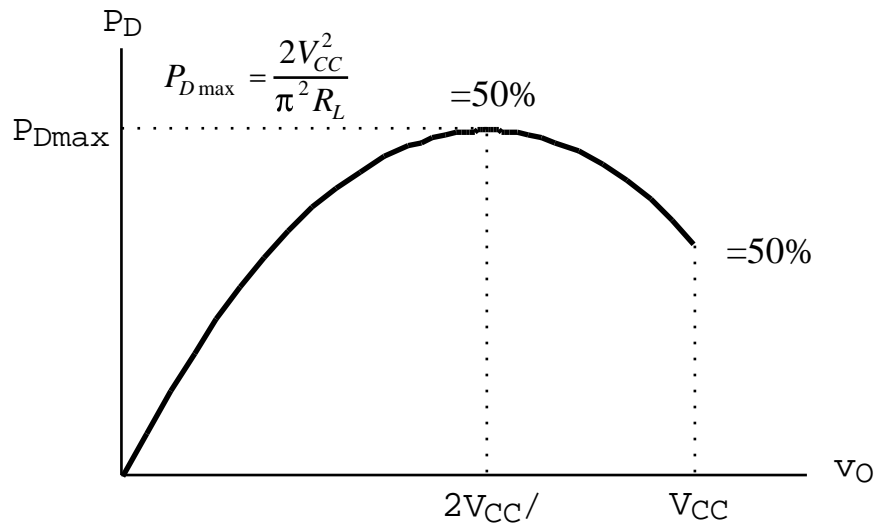
Daya disipasi maksimum diperoleh sebesar

$$P_{D_{\max}} = \frac{2}{\pi^2} \frac{V_{CC}^2}{R_L}$$

Daya disipasi maksimum untuk masing-masing transistor

$$P_{DN\max} = P_{DP\max} = \frac{1}{\pi^2} \frac{V_{CC}^2}{R_L}$$

Efisiensi terendah (diperoleh pada disipasi maksimum) sebesar 50%

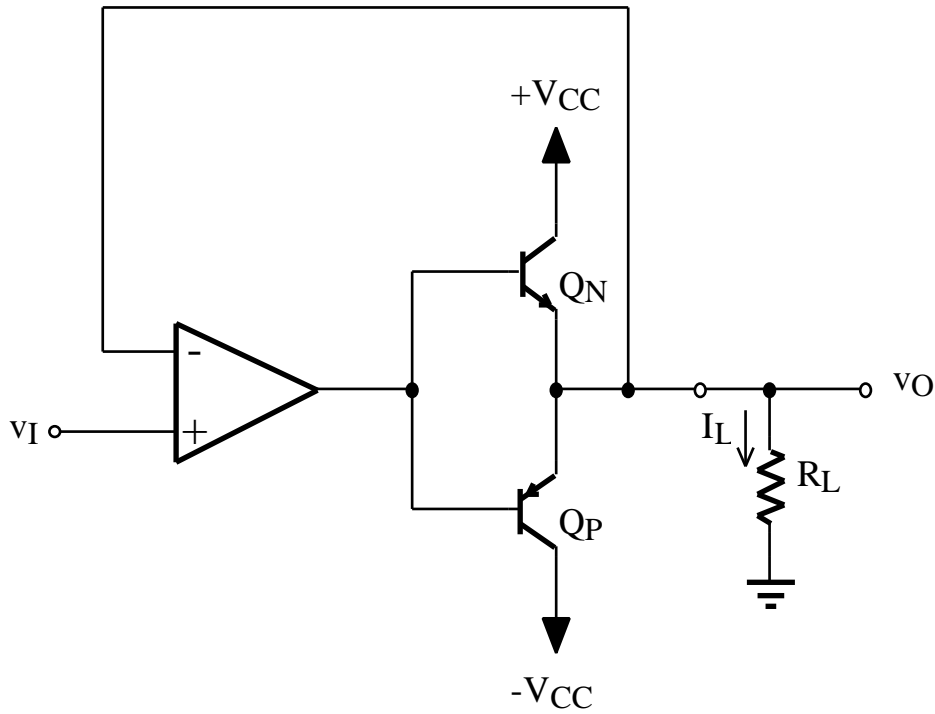


Kurva di atas menunjukkan daya disipasi sebagai fungsi dari tegangan output..

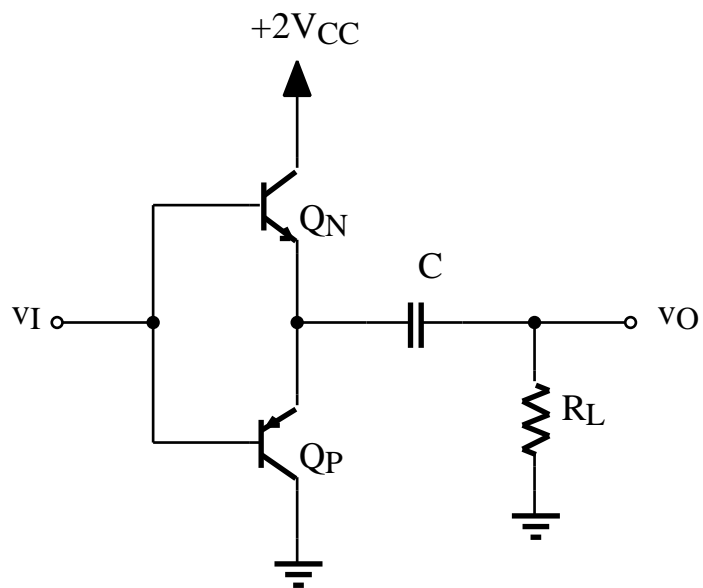
Catatan kurva seperti ini jarang umum pada data sheet, kurva yang lebih sering ditampilkan adalah fungsi dari daya beban

$$P_L = \frac{1}{2} \frac{V_O^2}{R_L}$$

Pengurangan distorsi cross over dapat dilakukan dengan rangkaian umpan balik, secara umum dapat digambarkan:

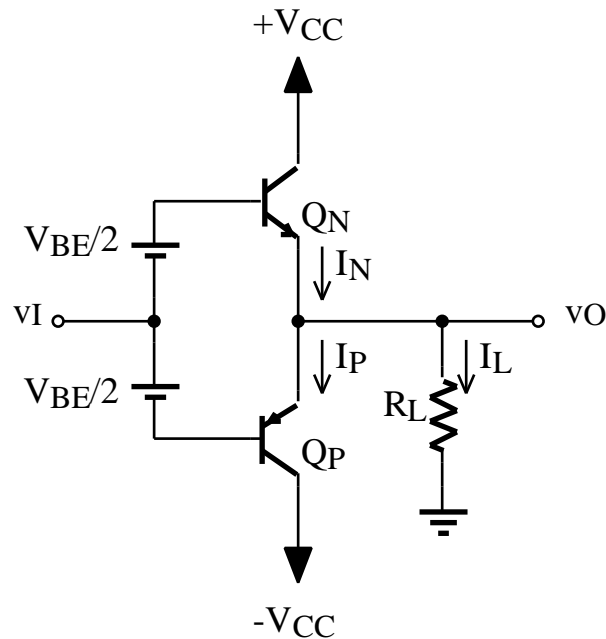


Untuk kemudahan perancangan catu daya dapat pula digunakan rangkaian dengan catu daya tegangan tunggal sebagai berikut:



Tahap Output Kelas AB

Distorsi tahap output kelas B dapat dikurangi dengan pemberian arus bias kecil (DC) seperti digambarkan pada rangkaian berikut:



Bila kedua transistor match $i_N = i_P = I_Q = I_S e^{V_{BB}/2 V_T}$

untuk v_I positif $v_O = v_I + \frac{V_{BB}}{2} - v_{BEN}$

sehingga $i_N = i_P + i_L$

perubahan arus i_N menyebabkan v_{BEN} naik dan penurunan v_{EBP}

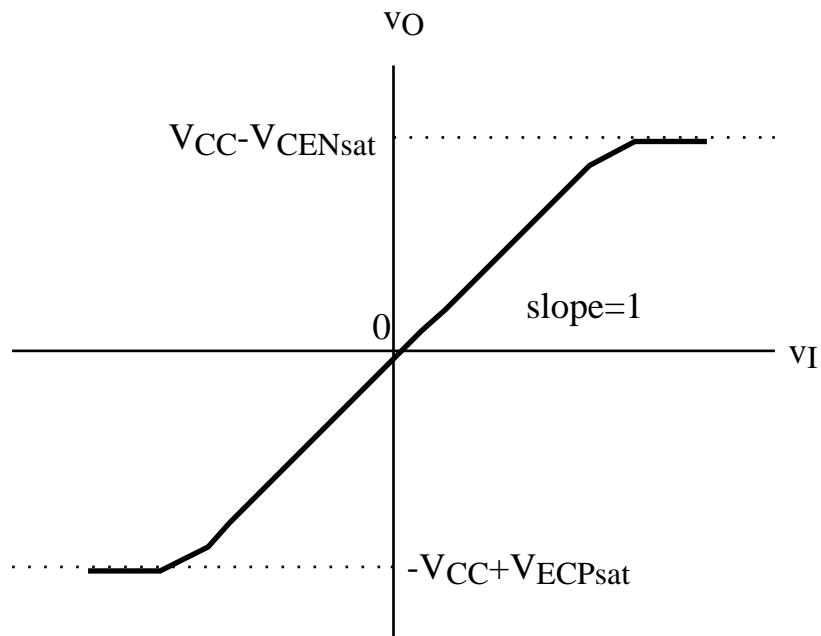
dari rangkaian $v_{BEN} + v_{EBP} = V_{BB}$

sehingga $V_T \ln \frac{i_N}{I_S} + V_T \ln \frac{i_P}{I_S} = 2V_T \ln \frac{I_Q}{I_S}$

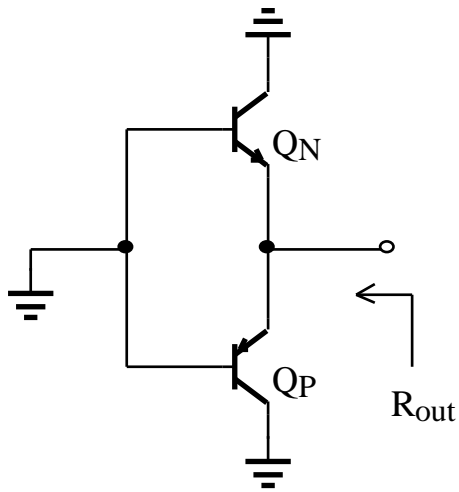
$$i_N i_P = I_Q^2$$

dan bias dapat dicari sebagai solusi dari $i_N^2 - i_L i_n - I_Q^2 = 0$

Kurva transfer karakteristik tahap output kelas AB:



Resistansi output tahap output kelas AB



$$R_{out} = r_{eN} // r_{eP}$$

$$r_{eN} = \frac{V_T}{i_N}$$

$$r_{eP} = \frac{V_T}{i_P}$$

$$R_{out} = \frac{V_T}{i_N} // \frac{V_T}{i_P} = \frac{V_T}{i_N + i_P}$$

Resistansi output turun dengan kenaikan arus output

Bias pada rangkaian tahap output kelas AB

Bias dengan dioda

Tegangan bias dibentuk dengan dioda

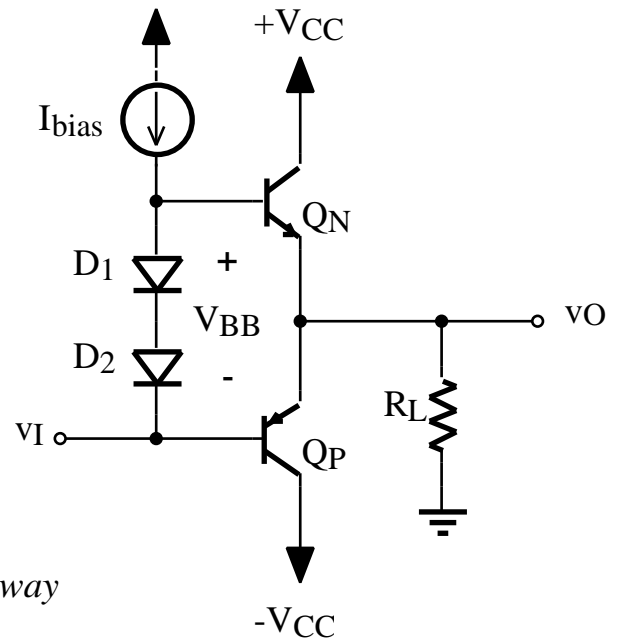
Arus bias diberikan sebagai rasio area

$$I_Q = nI_{bias}$$

Arus bias harus cukup untuk transistor

Q_N saat i_L positif (area luas)

Rangkaian dapat mencegah *thermal runaway*



Bias dengan pengali V_{BE}

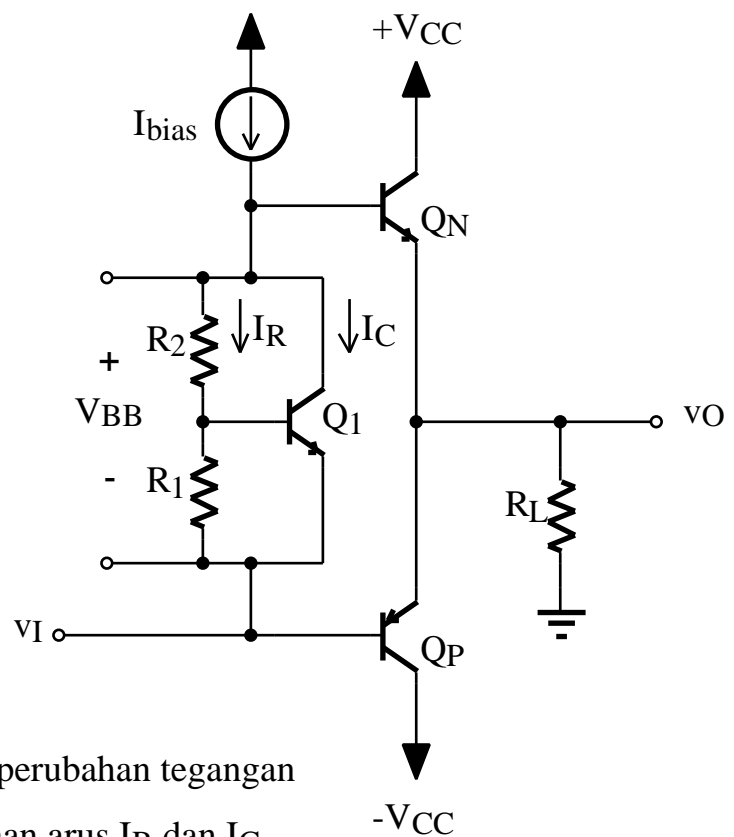
$$I_R = \frac{V_{BE1}}{R_1}$$

$$V_{BB} = I_R (R_1 + R_2)$$

$$V_{BB} = V_{BE1} \left(1 + \frac{R_2}{R_1} \right)$$

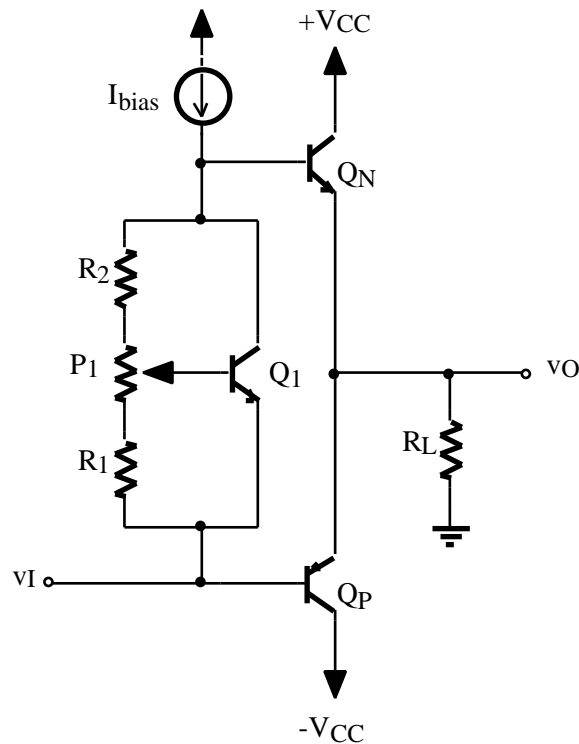
$$I_{C1} = I_{bias} - I_R$$

$$V_{BE1} = V_T \ln \frac{I_{C1}}{I_{S1}}$$



Area tidak perlu luas, karena perubahan tegangan pada Q_N akan diikuti perubahan arus I_R dan I_C

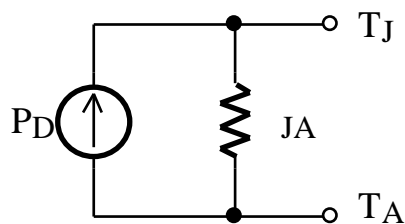
Rangkaian bias untuk komponen diskrit dapat menggunakan potentiometer untuk memungkinkan *trimming*.



Transistor Daya Bipolar

Efisiensi maksimum 78.5% berarti disipasi daya cukup besar. Temperatur pada junction meningkat sesuai dengan daya disipasinya dan dapat menyebabkan kerusakan. Untuk menghindari perlu analisis thermal

Model skematik thermal



P_D daya disipasi

T_J temperatur junction

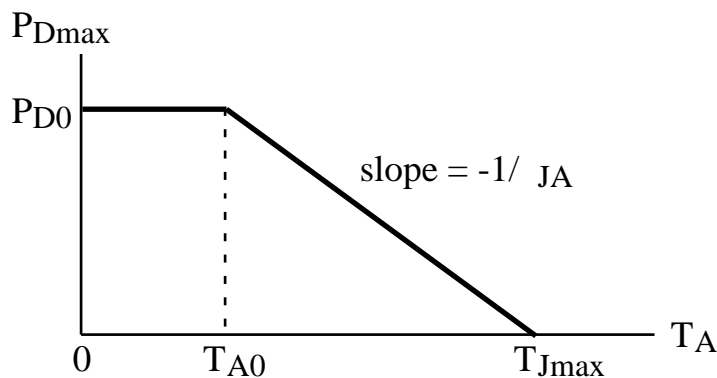
T_A temperatur ambient

J_A resistansi thermal

junction ke ambient

Disipasi daya dan temperatur

Transistor mempunyai batas maksimum temperatur junction, namun untuk operasi di atas temperatur ambient batas daya disipasi harus juga diturunkan (derating power, umumnya dengan hubungan linier terhadap temperatur)



Resistansi thermal junction dapat dihitung:

$$\theta_{JA} = \frac{T_{Jmax} - T_{A0}}{P_{D0}}$$

sehingga pada temperatur ambient tertentu T_A daya disipasi maksimum:

$$P_{Dmax} = \frac{T_{Jmax} - T_A}{\theta_{JA}}$$

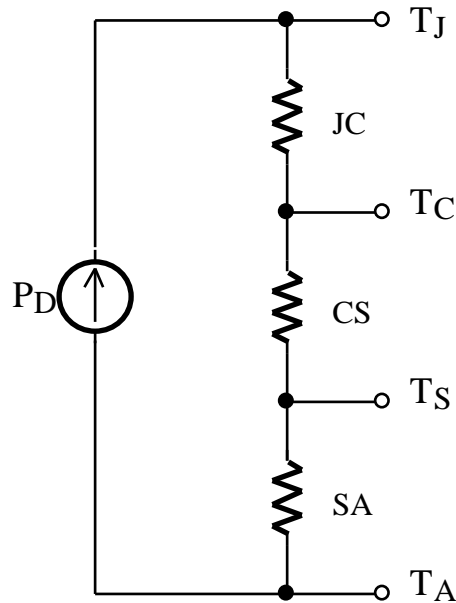
Untuk transistor power resistansi termal: junction-case (J_C), case-heatsink (C_S), heatsink-ambient (S_A)

$$\theta_{JA} = \theta_{JC} + \theta_{CS} + \theta_{SA}$$

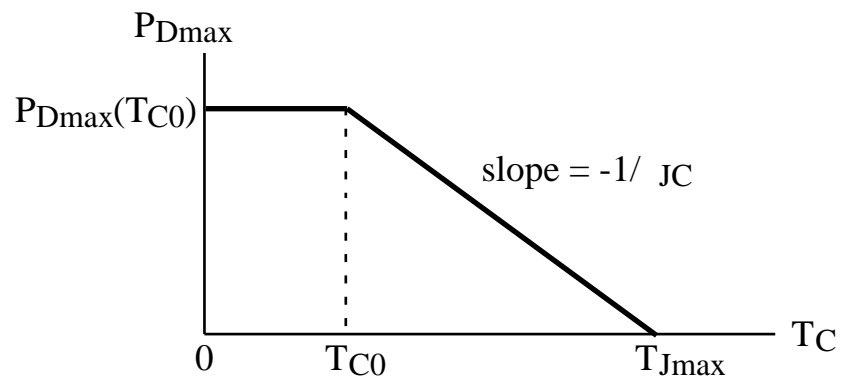
Untuk transistor power resistansi termal: junction-case (J_C), case-heatsink (C_S), heatsink-ambient (S_A) sehingga temperatur junction dapat dihitung sbb

$$T_J - T_A = P_D (\theta_{JC} + \theta_{CS} + \theta_{SA})$$

Model skematik thermal transistor daya dengan heatsink



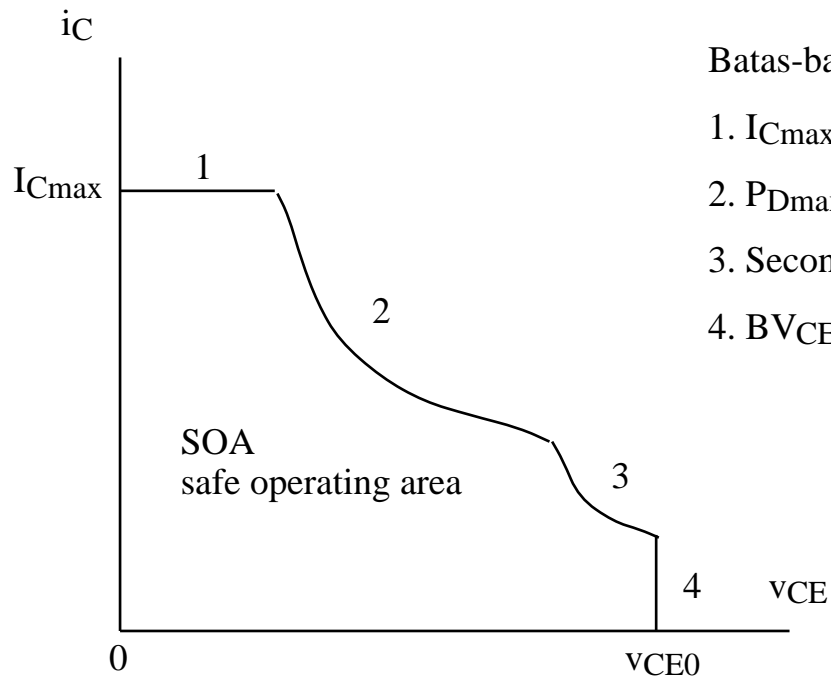
Derating rule untuk transistor daya



Daya disipasi maksimum untuk operasi aman

$$P_{Dmax} = \frac{T_{Jmax} - T_C}{\theta_{JC}}$$

Daerah Operasi Aman BJT



Batas-batas operasi aman

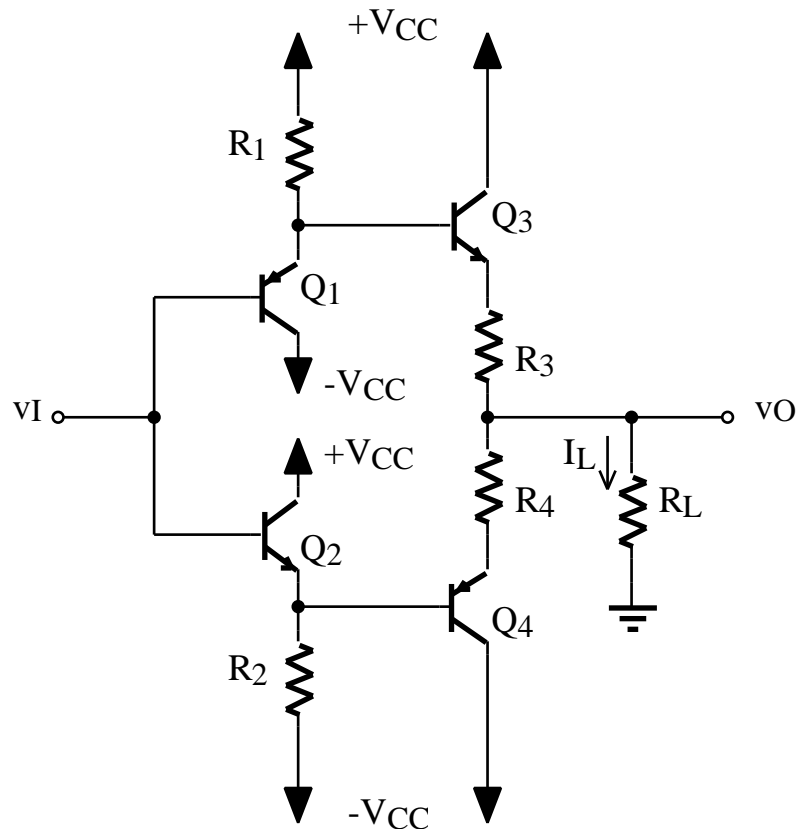
1. I_{Cmax} (batasan *bonding wire*)
2. P_{Dmax} (diberikan pada T_{C0})
3. Second-breakdown
4. BV_{CE0}

Nilai parameter transistor daya

1. Faktor idealitas $n=2$
$$i_C = I_S e^{v_{BE}/2 V_T}$$
2. sekitar 30 - 50, bahkan $\beta = 50$, β naik menurut temperatur
3. r_e kecil, pengaruh resistansi akses r_x naik
4. f_T rendah akibat kapasitansi junction yang besar
5. I_{CBO} tinggi
6. BV_{CE0} sekitar 50-100V
7. I_{Cmax} tinggi (hingga 100A)

Variasi Konfigurasi Kelas AB

Menggunakan Input Emitter Follower



Emitter follower bertindak sebagai rangkaian bias dan penyangga (buffer) untuk memberi resistansi input tinggi

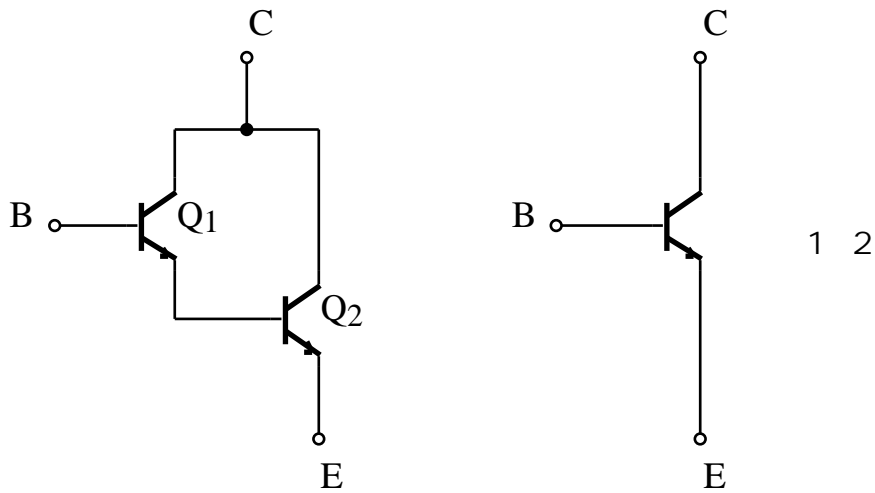
Resistor R_3 dan R_4 kompensasi mismatch transistor Q_3 dan Q_4 dan proteksi *thermal runaway*

Analisis rangkaian dilakukan dengan langkah-langkah iterasi:

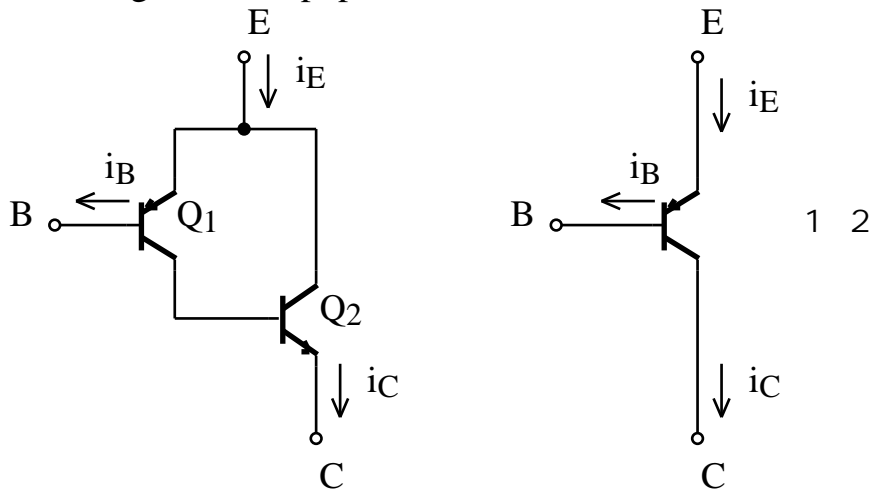
1. Asumsikan tegangan V_{BE} (misalnya pada Q_1) dan hitung arus pada resistor R_1
2. Hitung kembali tegangan V_{BE} dengan persamaan arus sinyal besar BJT
3. Gunakan tegangan V_{BE} yang diperoleh untuk menghitung ulang arus pada R_1
4. Bandingkan hasil yang diperoleh dan kembali ke 2 bila diperlukan

Menggunakan Devais Majemuk (Compound)

Konfigurasi Darlington untuk npn

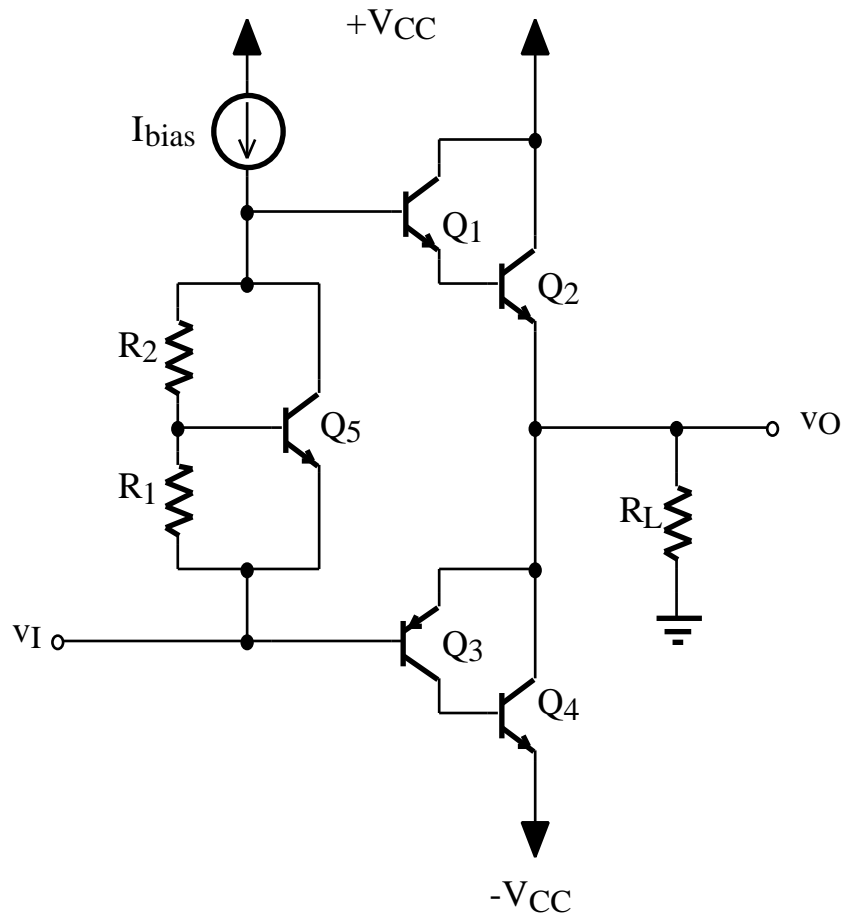


Konfigurasi Darlington untuk pnp



Konfigurasi Darlington meningkatkan β , tetapi f_T dan stabilitas turun (memburuk)

Contoh aplikasi pada penguat

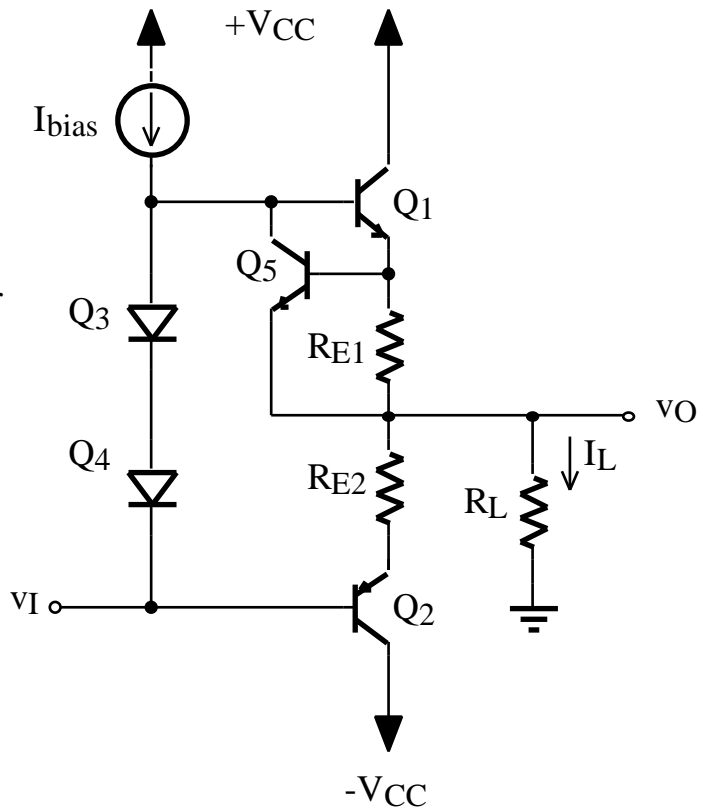


Penggunaan konfigurasi Darlington meningkatkan menyelesaikan masalah ketersediaan transistor daya pnp.

Terdapat perbedaan tegangan basis-emitor antara transistor npn dan pnp.

Proteksi Hubung Singkat

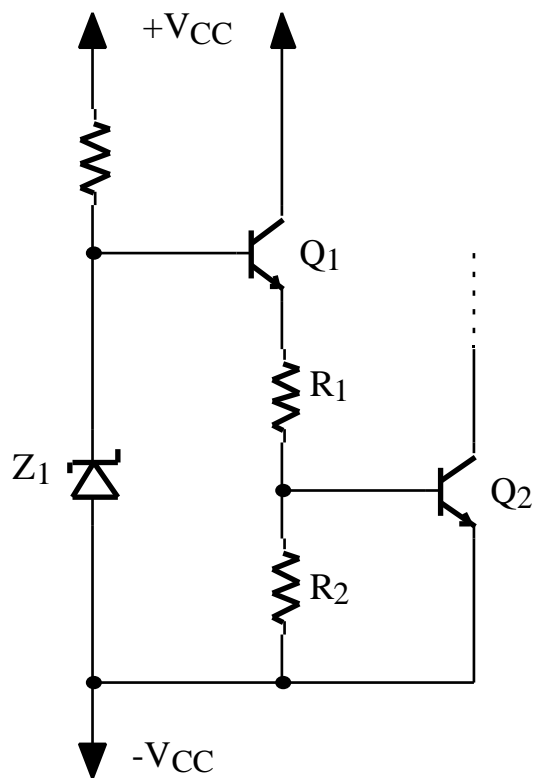
Pada saat hubung singkat arus i_{RE1} akan meningkat dan transistor Q_5 akan menarik arus ke base Q_1



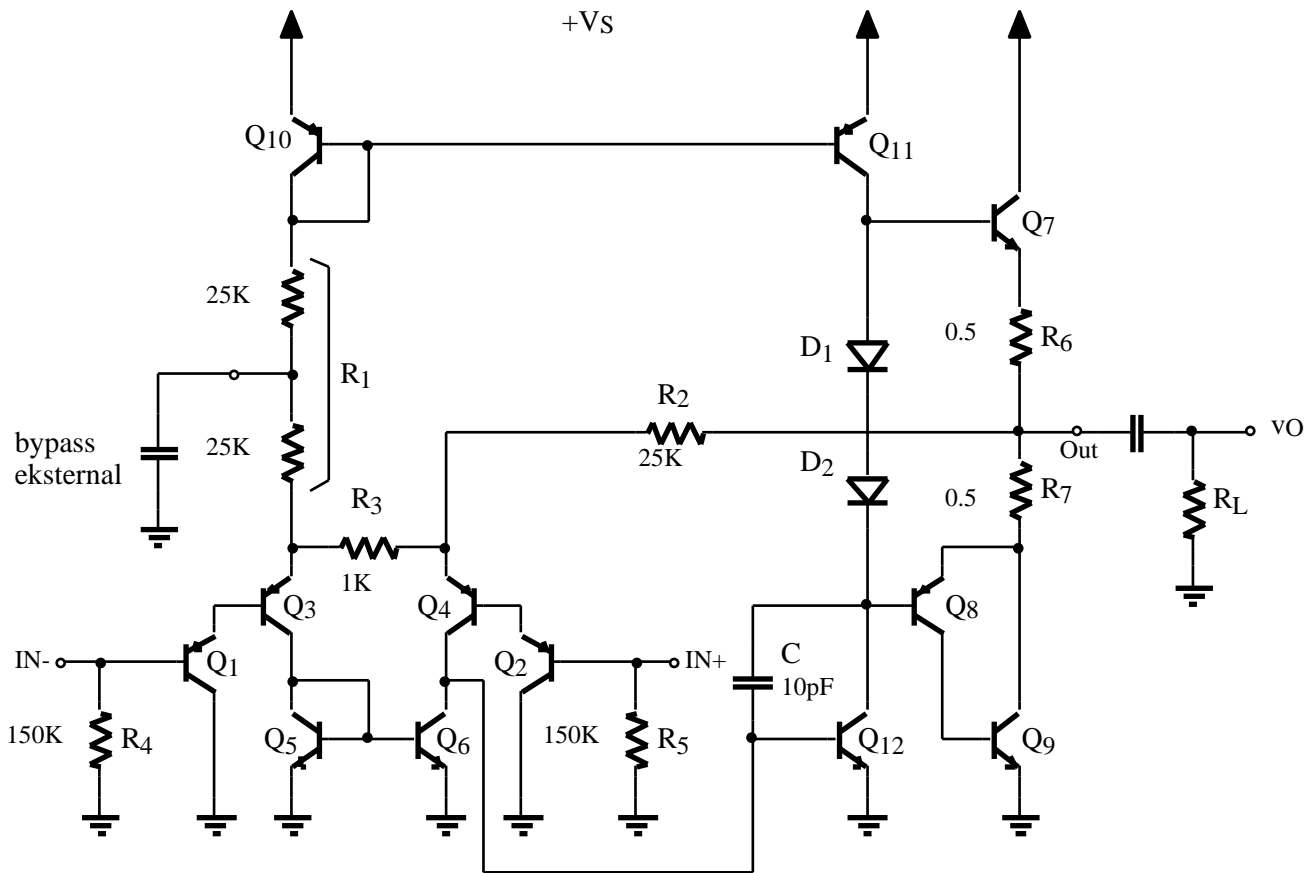
Thermal Shutdown

Transistor Q_2 dalam keadaan normal OFF, saat terjadi kenaikan temperatur zener dan Q_1 akan meningkatkan arus emitter Q_1 sehingga Q_2 ON.

Transistor Q_2 ON dimanfaatkan untuk mengurangi arus bias transistor daya.



Rangkaian Terintegrasi Penguat Daya



$$I_3 = \frac{V_S - V_{EB10} - V_{EB3} - V_{EB1}}{R_1}$$

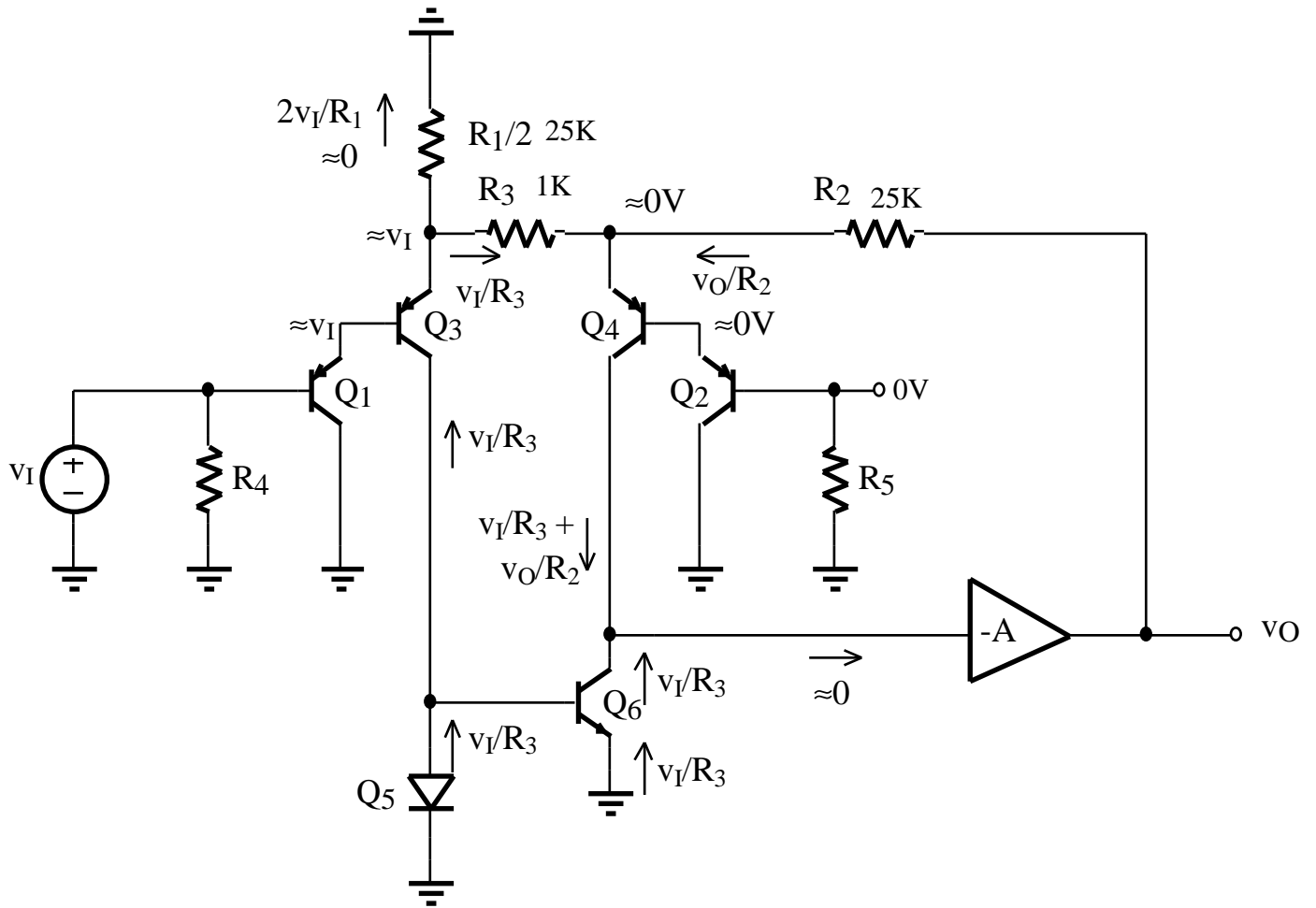
$$I_3 = \frac{V_S - 3V_{EB10}}{R_1}$$

$$I_4 = \frac{V_S - V_{EB4} - V_{EB2}}{R_2}$$

$$I_4 = \frac{V_S - 2V_{EB}}{R_2}$$

$$V_O = \frac{1}{2} V_S + \frac{1}{2} V_{EB}$$

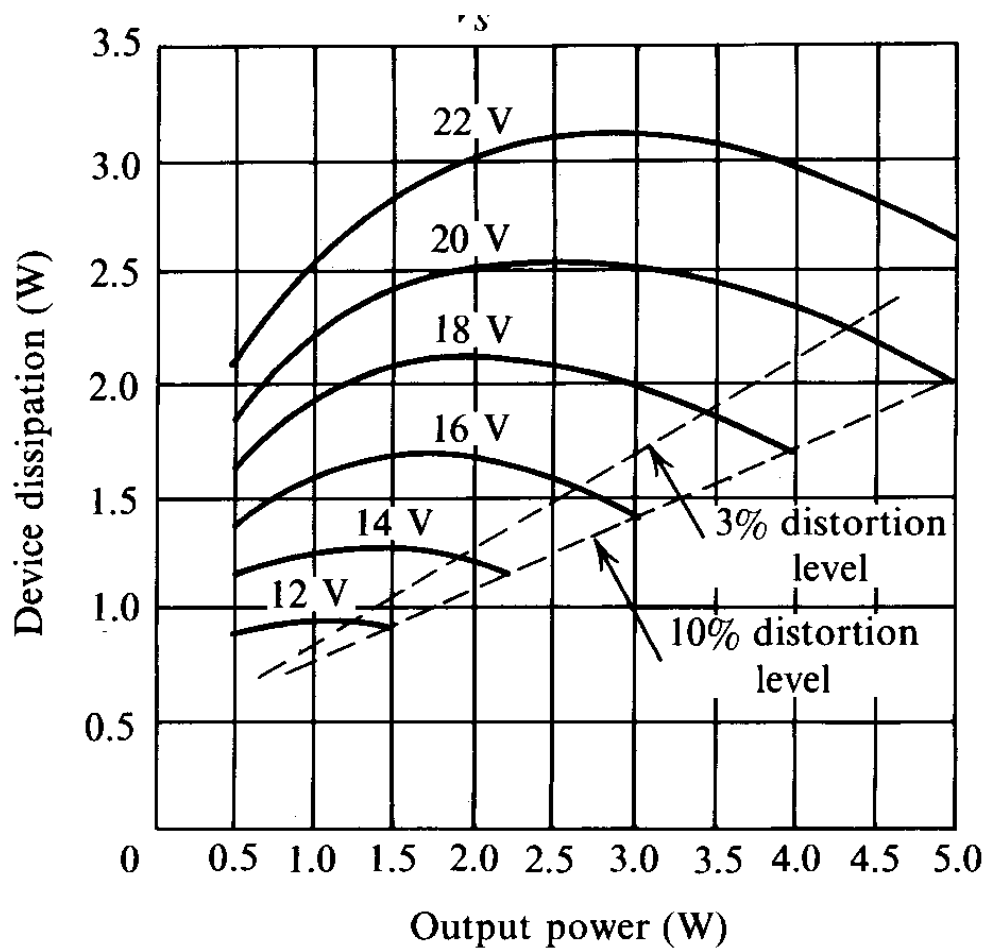
Analisis Sinyal Kecil

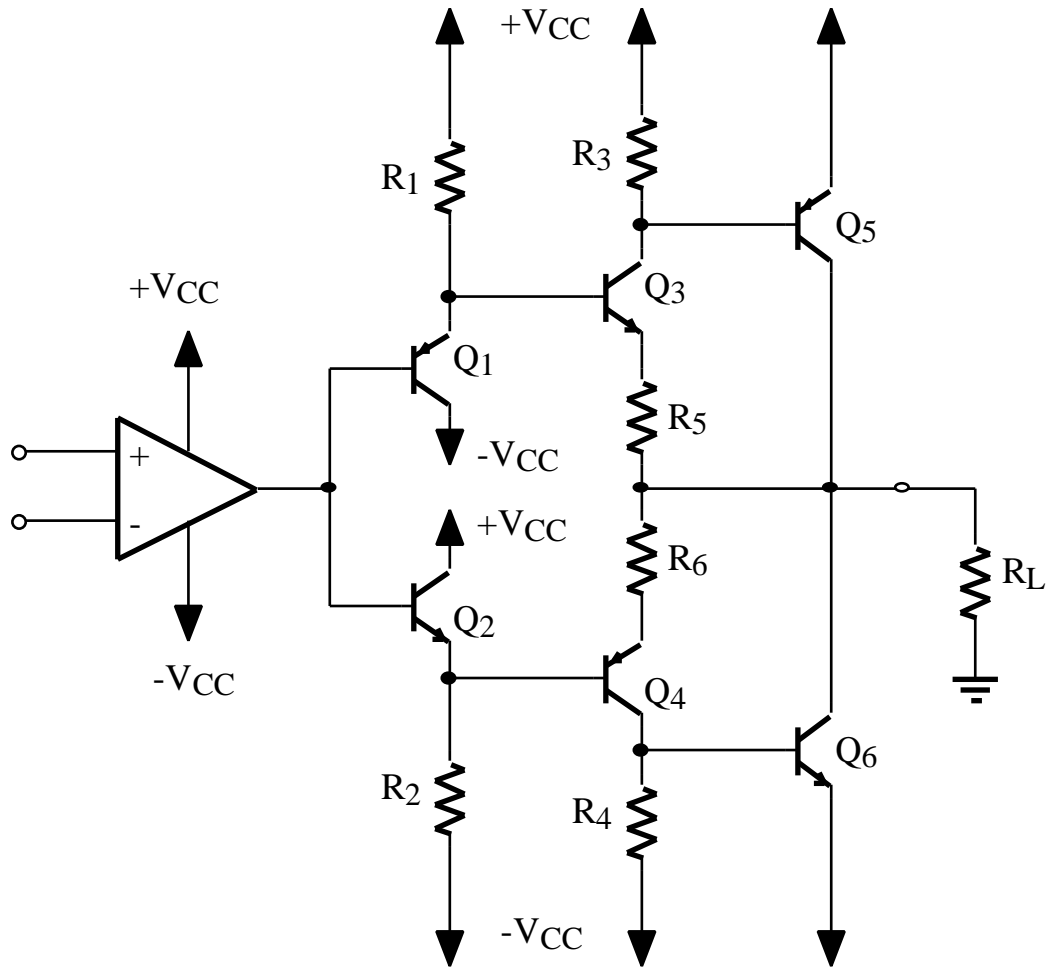


$$\frac{v_i}{R_3} + \frac{v_o}{R_2} + \frac{v_i}{R_3} = 0$$

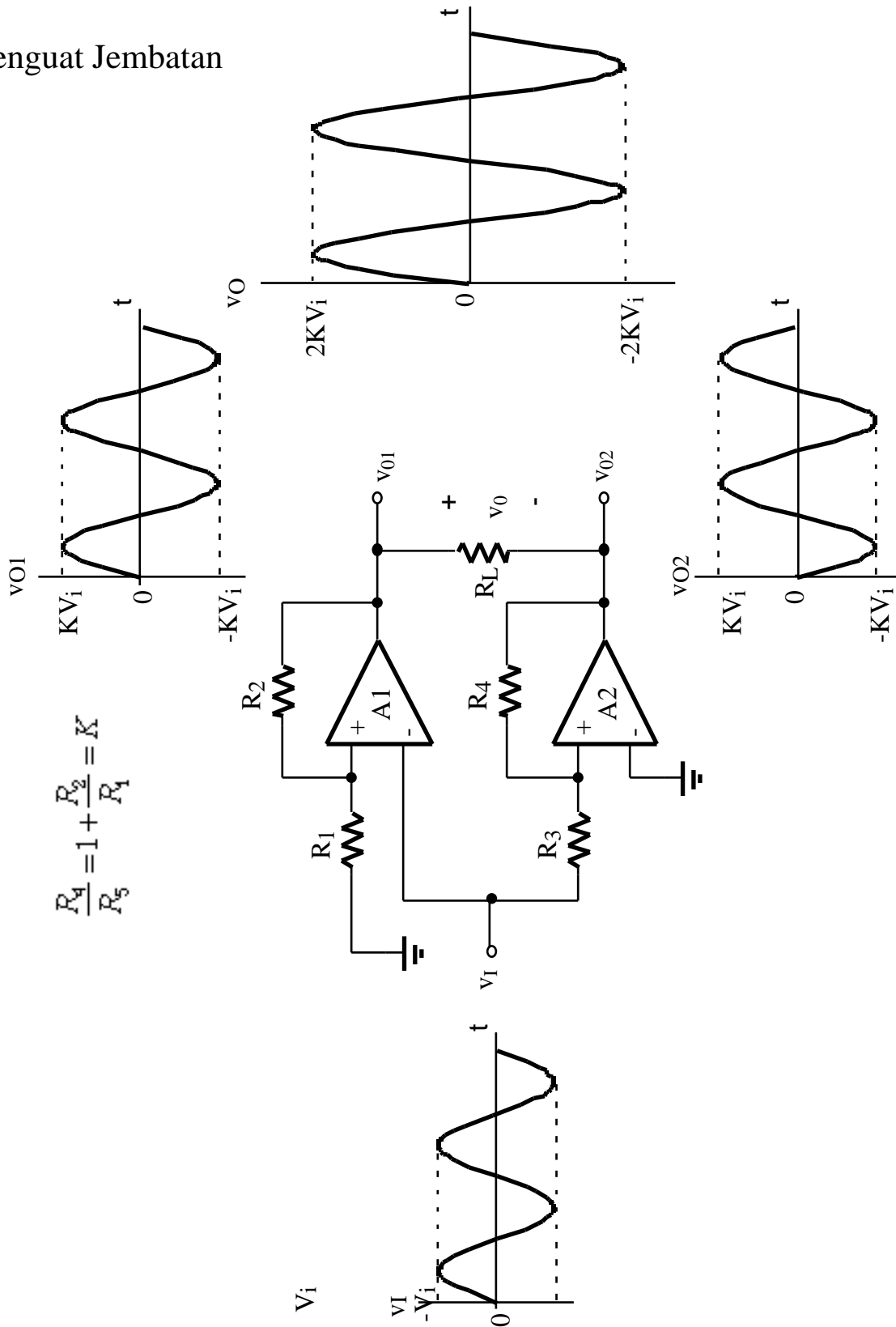
$$\frac{v_o}{v_i} = \frac{2R_3}{R_2} = -50 \text{ V/V}$$

Disipasi vs Daya Output





Penguat Jembatan



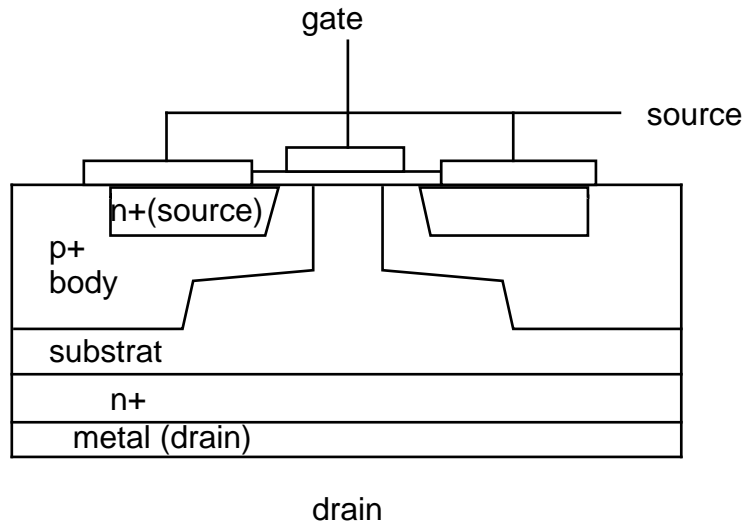
Transistor Daya MOS

Struktur:

V-groove

Double-diffused vertical MOS

Lateral Diffusion MOS



Karakteristik

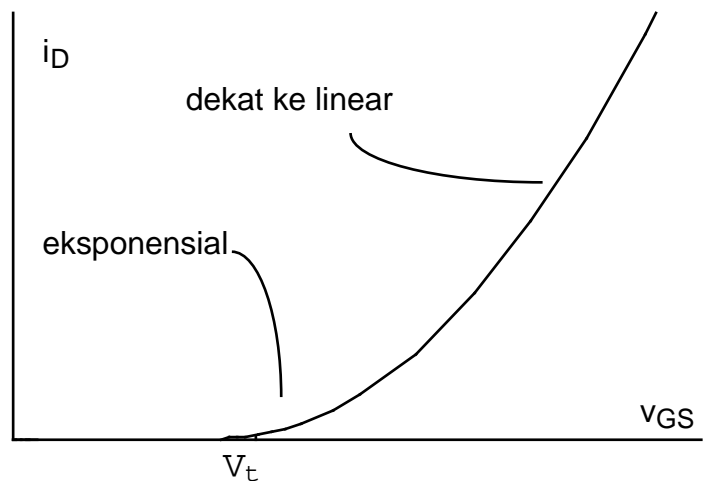
Buku teks: model Statz (Raytheon)

kuadratis + linear

Model terbaru: Parker-Skellern

soft pinchoff

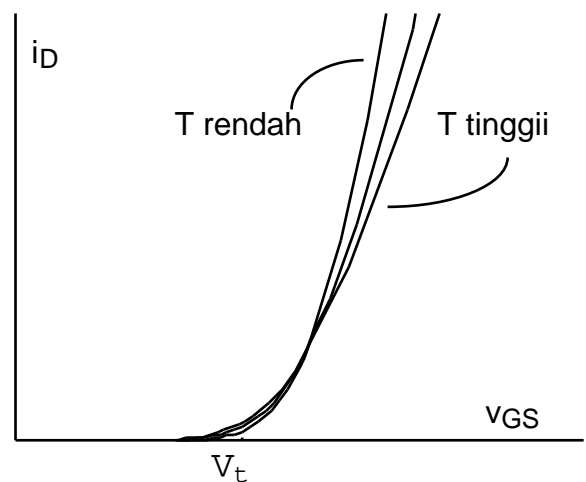
pangkat q , $1.5 < q < 2.5$



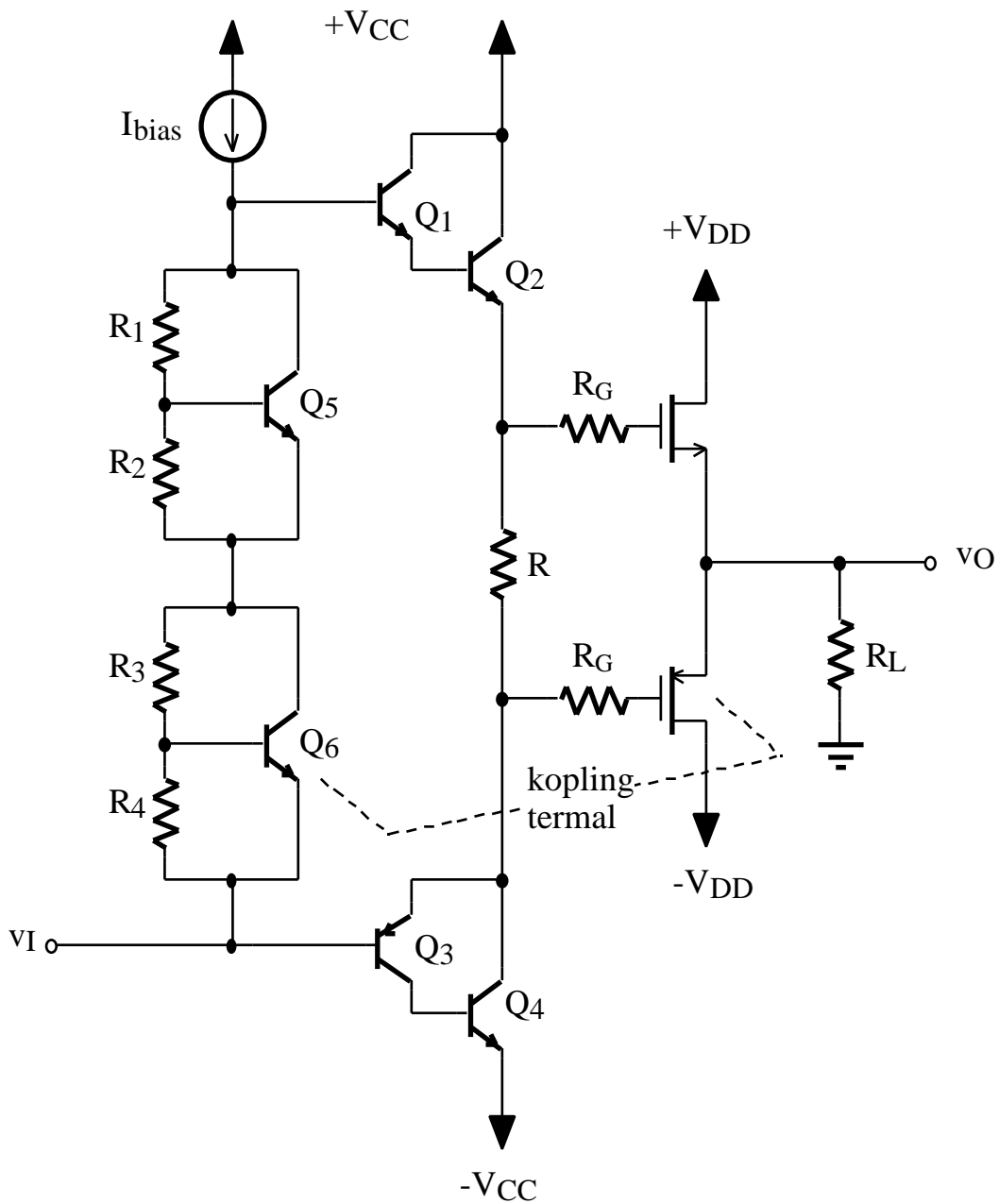
Efek Temperatur

Koefisien temperatur arus drain negatif

sehingga bebas thermal runaway



Tahap Output Kelas AB Memanfaatkan MOSFETs



$$V_{GG} = 1 + \frac{R_3}{R_4} V_{BE6} + 1 + \frac{R_1}{R_2} V_{BE5} - 4V_{BE}$$

$$\frac{V_{GG}}{T} = 1 + \frac{R_3}{R_4} \frac{V_{BE6}}{T}$$